



**Parte A. DATOS PERSONALES**

**Fecha del CVA** 19/12/2020

Nombre y apellidos	Juan Francisco Duque Carrillo		
DNI/NIE/pasaporte	7.041.010C	Edad	63
Núm. identificación del investigador	Researcher ID		
	Código Orcid	0000-0003-0393-2893	

**A.1. Situación profesional actual**

Organismo	Universidad de Extremadura		
Dpto./Centro	Dpto. Ing. Eléctrica, Electrónica y Automática/Esc. Ing. Industriales		
Dirección	Avd. de Elvas, s.n. (06006); Badajoz		
Teléfono	924 289 544	Correo electrónico	<a href="mailto:duque@unex.es">duque@unex.es</a>
Categoría profesional	Catedrático de Universidad	Fecha inicio	01/05/1993
Espec. cód. UNESCO	330791		
Palabras clave	ASICs, Diseño, Bajo Voltaje, Micropotencia, Aplica. Biomédicas		

**A.2. Formación académica (título, institución, fecha)**

Licenciatura/Grado/Doctorado	Universidad	Año
Lic. C. Físicas (Electrónica)	Universidad de Sevilla	1977
Doctor C. Físicas	Universidad de Extremadura	1984

**A.3. Indicadores generales de calidad de la producción científica (véanse instrucciones)**

Núm. de Tramos (Sexenios) de Investigación y Transferencia reconocidos: 5 + 1  
 Núm. de Tesis Doctorales dirigidas: 9  
 Núm. total de citas (Google Scholar): 1902  
 Promedio de citas/año (últimos 5 años): 93.4  
 Núm. de artículos en revistas internacionales: 49 (17 en primer cuartil Q1)  
 Índice h: 22  
 Índice i10: 38  
 Núm. de Capítulos de Libros: 3  
 Núm. de Comunicaciones en Congresos Internacionales: 105  
 Núm. de Patentes y Modelos de Utilidad: 10 (7 están o han estado en explotación)  
 Núm. de participaciones en Proyectos de Investigación competitivos: 30 (18 como IP)  
 Núm. de citas en documentos de Patentes USA: 72  
 Núm. de compañías spin-off promovidas: 2 [COVELESS (2006-), BioBee Technologies (2012-)] (ambas con actividad en la actualidad)

**Parte B. RESUMEN LIBRE DEL CURRÍCULUM (máximo 3500 caracteres, incluyendo espacios en blanco)**

J. F. Duque Carrillo obtuvo la licenciatura en Ciencias Físicas (Especialidad Electrónica) por la Universidad de Sevilla (1977) y el grado de Doctor (1984) por la Universidad de Extremadura. El trabajo doctoral giró en torno al desarrollo de técnicas computacionales para el estudio de sistema biomédicos compartimentales. En el año 1985 accede a la posición de TU para incorporarse al año siguiente, gracias a una beca del Programa Científico de la OTAN, al Dept. of Electrical Engineering de Texas A&M University en una estancia postdoctoral de 15 meses, estancias que se han repetido con frecuencia si bien en periodos de duración más corta. Durante la misma tiene la oportunidad de familiarizarse con las técnicas de diseño y test de ASICs, analógicos y de señal mixta. Posteriormente (1988), se incorpora como Ingeniero de Diseño de CIs a AT&T Microelectronics donde pasa casi un año entre los centros de la compañía de Allentown (PA, USA) y Tres Cantos (Madrid).

En 1989 se reincorpora a la Universidad de Extremadura, donde se comienza, a través de la participación en programas I+D competitivos, a dotarse de las facilidades imprescindibles para la formación de graduados en diseño microelectrónico, la implantación de los corrientes programas formativos de postgrado, que favorece a su vez el acceso a la captación de fondos y en definitiva, la consolidación progresiva del grupo de investigación. Se continúan las colaboraciones con Texas A&M University y se establecen otras nuevas, como con la



Universidad de Pavia (Italia) que se mantiene hasta ahora. Fruto de estas colaboraciones se logran difundir algunos resultados en las revistas más de mayor reconocimiento en diseño microelectrónico (IEEE J. Solid-State Circuits, IEEE T. Circuits and Systems). En 1993 accede a una posición de CU en el Área de Tecnología Electrónica.

Inicialmente y como al menos entonces ocurría con frecuencia, los temas de diseño que se abordaron no tenían al menos al principio ninguna pretensión en el sentido de que no concebían para ninguna aplicación finalista y práctica, pero progresivamente se comienza abandonar esa estrategia de modelo de ciencia abierta, dirigiendo los diseños cada vez más a aplicaciones finales específicas y colaborando con la industria nacional, lo que a veces ha obligado a familiarizarse con otras técnicas. Esto abrió otras líneas de la que surge la primera de las spin-off promovida (Coveless, 2006) desde el grupo de trabajo, que actualmente proporciona ocupación a más de 15 titulados. Desde 2007, aproximadamente, el diseño microelectrónico se orienta casi exclusivamente hacia las aplicaciones biomédicas, en concreto a la medida de la impedancia bioeléctrica a través de sensores monolíticos de altas prestaciones, tanto para dispositivos de tamaño de bolsillo como aplicaciones *wearables* para la monitorización mono- y multicanal de diferentes variables fisiológicas. Fruto de ello, una tesis doctoral, defendida unos años más tarde, que presentaba el núcleo central (sensor CMOS de altas prestaciones) de una tecnología que para su explotación y dada las dificultades para la transferencia en el segmento nacional, se realiza a través de una compañía de una compañía spin-off (2012), donde ha habido que avanzar hasta el desarrollo de aplicaciones finales para facilitar dicha transferencia. Esta es la principal línea de trabajo con la que se continua en el momento presente.

## Parte C. MÉRITOS MÁS RELEVANTES (ordenados por tipología)

### C.1. Publicaciones (10 más relevantes)

- J. F. Sanchez Muñoz-Torrero, M. Tardío, J. M. Valverde, J. F. Duque-Carrillo, J. M. Vega, "Pulse wave velocity in four extremities for assessing cardiovascular risk using a new device," *Journal of Clinical Hypertension* (Wiley), vol. 16, pp. 378 - 384, 2014.
- J. M. Carrillo, G. Torelli, Raquel Pérez-Aloe, and J. F. Duque-Carrillo, "A family of low-voltage bulk driven CMOS continuous-time CMFB circuits", *IEEE Transactions on Circuits and Systems-II*, vol. 57, pp. 863-867, November 2010.
- J. L. Ausín, J. Ramos, G. Torelli, and J. F. Duque-Carrillo, "An area-efficient switched-capacitor relaxation oscillator with digitally-controlled frequency tenability," *International Journal of Circuit Theory and Applications* (Wiley), vol. 37 pp. 243-255, March 2009
- J. M. Carrillo, G. Torelli, R. Pérez-Aloe, and J. F. Duque-Carrillo, "1-V rail-to-rail CMOS op-amp with improved bulk-driven input stage", *IEEE Journal of Solid-State Circuits*, vol. 42, pp. 508 - 517, March 2007.
- J. M. Carrillo, J. F. Duque-Carrillo, G. Torelli, and J. L. Ausín, "Constant- $g_m$  constant-slew-rate high-bandwidth low-voltage rail-to-rail input stage for VLSI cell libraries," *IEEE Journal of Solid-State Circuits*, vol: 38, pp. 1364–1372, August 2003.
- J. L. Ausín, J. F. Duque-Carrillo, G. Torelli, and E. Sánchez-Sinencio, "Switched-capacitor circuits with periodical non-uniform individual sampling," *IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing*, vol. 50, pp. 404 - 414, August 2003.
- A. Reyes, J. F. Duque-Carrillo, and E. Sánchez-Sinencio, "Analog implementation of an active noise controller system for portable audio applications," *IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing*, vol. 48, pp. 400-404, April 2001.
- J. F. Duque-Carrillo, J. L. Ausín, G. Torelli, and J. M. Valverde, "1-V rail-to-rail operational amplifiers in standard CMOS technology", *IEEE Journal of Solid-State Circuits*, vol. 35, pp. 33 - 44, January 2000.
- Fan You, S. H. K. Embabi, J. F. Duque-Carrillo, and E. Sánchez-Sinencio, "An improved tail current source for low voltage applications," *IEEE Journal of Solid-State Circuits*, vol. 32, pp. 1173-1180, August 1997.
- J. F. Duque-Carrillo, "Control of the common-mode component in CMOS continuous-time fully-differential signal processing," *Analog Integrated Circuits and Signal Processing*, vol. 4, pp. 131-140, September 1993.

## C.2. Comunicaciones a Congresos

- J. Ramos, J. L. Ausín, G. Torelli, and J. F. Duque-Carrillo, “Smart-needle for fat profile detection in meat,” *IEEE Biomedical Circuits and Systems Conference (Bio CAS): Workshop in Electronics for Better Quality Foods (FoodCAS 2017)*, Turin (Italy), Oct., 19-21, 2017
- D. Palomeque-Mangut, J. L. Ausin, and J. F. Duque-Carrillo, “Comparative Study of CMOS Lock-In Amplifiers for Wideband Bioelectrical Impedance Measurements,” *23<sup>rd</sup> IEEE International Conference on Electronics Circuits and Systems (ICECS)*, Monte Carlo (Monaco), Dec. 11-14, 2016.
- J. Ramos, J. L. Ausín, G. Torelli, and J. F. Duque-Carrillo, “A Wireless Multichannel Bioimpedance Spectrometer for Patient Monitoring,” Live Interactive Demonstrations Session, *IEEE Biomedical Circuits and Systems Conference (BioCAS 2014)*, Lausanne (Switzerland), Oct. 22-24, 2014
- J. Ramos, J. L. Ausín, A. Lorido, F. Redondo, and J. F. Duque-Carrillo, “A wireless multichannel bioimpedance measurement system for personalized healthcare and lifestyle,” *10<sup>th</sup> International Workshop on Wearable Micro and Nanosystems for Personalized Health (p-Health 2013)*, Tallin (Estonia), Jun. 26-28, 2013
- J. Ramos, J. L. Ausín, G. Torelli, and J. F. Duque-Carrillo, “A high dynamic range wideband CMOS phase angle detector for bioimpedance spectroscopy,” *19<sup>th</sup> IEEE International Conference on Electronics, Circuits and Systems*, Sevilla, Dec. 9-12, 2012

## C.3. Proyectos Financiados (5 últimos proyectos)

- Investigador Principal del Proyecto “*Sensor integrado para espectroscopía de bioimpedancia de banda ancha con multifrecuencia simultánea*”, Programa Estatal de I+D+i (Ministerio de Ciencia, Innovación y Universidades, RTI2018-095994-B-I00), (92,928 €), 2019 – 2021
- Investigador del Proyecto “Sistema-en-chip multicanal de predicción y monitorización de cardiopatías basado en señales de impedancia bioeléctrica mediante redes de sensores corporales inalámbricos”, IP: J. L. Ausín, Plan Nacional de I+D (Ministerio de Economía y Competitividad, TEC2013-46242-C3-3-P), (365.025 €/105.656 €), 2014 – 2017.
- Co-Investigador Principal del Proyecto “Estrategias de reducción de sal y desarrollo de tecnología de salazonado y de monitorización por bioimpedancia en productos ibéricos para el mercado exterior”, Fondo Tecnológico (CDTI). FEDER-ININTERCONECTA (EXP. 00064362/TIC-20132031), (530.821 €), 2013-2015.
- Investigador Principal del Proyecto “Estrategias de diseño de *front-ends* analógicos para sensores biomédicos inalámbricos en redes de área corporal”, Plan Nacional de I+D (Ministerio de Economía y Competitividad, TEC2010-19019/MIC), (128,320 €), 2010 – 2013
- Investigador Principal del Proyecto “Diseño para la reutilización de celdas analógicas y mixtas reconfigurables de altas prestaciones en tecnología CMOS”, Plan Nacional de I+D, TEC2006-13154/MIC, (75.139 €), 2007 – 2009.

## C.4. Patentes y Modelos de Utilidad

- J. F. Duque Carrillo, J. L. Ausín, y J. Ramos, Ref. Registro: U201730358, *Dispositivo para la determinación de la distribución de grasa en alimentos*, España, 27/03/2017, Propiedad: Universidad de Extremadura y BioBee Technologies, Explotación: BioBee Technologies
- J. F. Duque Carrillo, J. L. Ausín Sánchez y J. Ramos, Ref. Registro ES 2 535 280, *Método, dispositivo y sistema de control de calidad alimentaria*, España, 12/11/2013, Propiedad: Universidad de Extremadura y BioBee Technologies S.L., Explotación: BioBee Technologies S.L.
- J. F. Duque Carrillo, J. L. Ausín Sánchez y J. Ramos, Ref. Registro: PCT/ES2014/070825, P201301058, *Método, dispositivo y sistema de control de calidad alimentaria*, España, 12/11/2013, Propiedad: Universidad de Extremadura y BioBee Technologies, Explotación: BioBee Technologies
- J. L. Ausín Sánchez, J. Ramos y J. F. Duque Carrillo, Ref. Registro: PCT/ES2012/070635, P201131426, *Unit, modular system and method for measuring, processing and remotely*



*monitoring electrical impedance*, España, 30/08/2011, Propiedad: Universidad de Extremadura, Explotación: BioBee Technologies

- J. F. Sánchez Muñoz-Torrero, M. Tardío, J. Vega, J. M. Vega, J. M. Valverde y J. F. Duque Carrillo, Ref. Registro: P201130872, *Dispositivo y procedimiento para la cuantificación de la afectación arterial producida por la arterioesclerosis*, España, 27/05/2011, Propiedad: Universidad de Extremadura y FUNDESALUD.

### C.5. Estancias postdoctorales en centros extranjeros

- Centro: Texas A&M University (Department of Electrical Engineering). Localidad: College Station, TX (USA). Fechas: 1986-1987 (18 meses). Tema: Diseño y test de ASICs.
- Centro: AT&T Bell Labs. Localidad: Allentown, PA (USA). Fecha: 1988 (9 meses). Tema: Diseño de celdas standard CMOS y BiCMOS.
- Centro: Texas A&M University (Department of Electrical Engineering). Localidad: College Station, TX (USA). Fecha: 1990 (3 meses). Tema: OTAs compensadas activamente en fase.
- Centro: Texas A&M University (Department of Electrical Engineering). Localidad: College Station, TX (USA). Fecha: 1995 (3 meses). Tema: Implementación CMOS de redes neuronales.
- Centro: Instituto Superior Técnico (IST) (Universidade Técnica de Lisboa). Localidad: Lisboa (Portugal). Fecha: 2011 (12 meses). Tema: Redes de sensores de área corporal.

### C.6. Becas postdoctorales

- Beca del Plan de Formación del Personal Investigador (FPI) (1979 y 1980).
- Beca Postdoctoral de Investigación del Programa Científico de la OTAN (13 meses) *Dept. Electrical Engineering* de Texas A&M University, USA (Oct. 1986 – Dic. 1987).
- Beca de Perfeccionamiento y Movilidad del Personal Investigador (Ministerio de Educación y Ciencia), 4 meses (U.S.A.), 1990.
- Beca Postdoctoral (Senior) de Investigación del Programa Científico de la OTAN (3 meses) *Dept. of Electrical Engineering* de Texas A&M University, USA (Ago. 1995 – Oct. 1995).
- Beca de Movilidad del profesorado universitario del Programa Salvador de Madariaga del Ministerio de Educación (12 meses) *Dept. of Electrical and Computer Engineering* de Instituto Superior Técnico (IST), Universidad Técnica de Lisboa (Feb. 2011 – Ene. 2012).

### C.7. Reconocimientos

- Premio Extraordinario de Tesis Doctorales (1986).
- Premio *Outstanding Author Award* de la IEEE Circuits and Systems Society (Atlanta, USA) (Mayo 1996) por el trabajo: "A wireless volume control receiver for hearing aids", *IEEE T. Circuits and Systems II: Analog and Digital Signal Processing*, vol. 42, pp. 16-23, Jan. 1995.
- Premio de Investigación "Caja de Extremadura" (1998).
- Miembro Senior del Institute of Electrical and Electronics Engineers (IEEE Solid-State Circuits Society) (Marzo 2000).
- Premio "Chip de Oro" de Onda Cero por la difusión de las nuevas tecnologías (Nov. 2000).

### C.8. Otros

- Associate Editor de IEEE Transactions on Circuits and Systems-II (2002 – 2004).
- Miembro de la Comisión Nacional Evaluadora de la Actividad Investigadora (CNEAI) (2001 – 2004).
- Evaluador Técnico de las Revistas: IEEE J. Solid-State Circuits, IEEE T. Circuits and Systems, Analog Integrated Circuits and Signal Processing, IEE Electronics Letters, IEE Proc. Circuits, Devices and Systems, Integration: the VLSI Journal, IEEE Sensor Journal.
- Evaluador de la Agencia Nacional de Evaluación y Prospectiva (ANEP), (1997-)
- Evaluador de programas tecnológicos, empresariales, I+D de la Agència Valenciana d'Avaluació i Prospectiva (AVAP) (2012 – 2019).
- Rector de la Universidad de Extremadura, Enero 2004-Enero 2011.